

FACULDADE DE TECNOLOGIA CENTEC – CARIRI

TECNOLOGIA EM MANUTENÇÃO INDUSTRIAL

SEMESTRE: V

Unidade Curricular:	ELETRÔNICA DIGITAL	Carga Horária:	80h
Ano: 2025	Período: de 04 de agosto a 19 de dezembro de 2025		
Professor	FLÁVIO MURILO DE CARVALHO LEAL		
Competências:	• Conhecer e caracterizar as diversas famílias de componentes eletrônicos digitais (circuitos integrados). • Interpretar grandezas elétricas em componentes e circuitos eletrônicos digitais. • Analisar circuitos eletrônicos digitais. • Analisar diagramas em bloco e sintomas de possíveis defeitos e falhas em componente e circuitos eletrônicos digitais. • Elaborar e interpretar ensaios e testes em componentes eletrônicos digitais.		
Habilidades:	• Especificar componentes eletrônicos digitais a partir de catálogos dos fabricantes. • Instalar equipamentos eletrônicos digitais. • Efetuar manutenção em circuitos e equipamentos eletrônicos digitais • Recuperar placas de circuitos impressos para circuitos eletrônicos digitais. • Utilizar software dedicado ao desenvolvimento, simulação e confecção de circuitos eletrônicos digitais.		
Bases Tecnológicas	I) sistemas de numeração 1- Entender a importância do sistema de numeração decimal, binário, octal e hexadecimal 2- Efetuar a conversão entre os sistemas de numeração II) Estudo das funções lógicas e portas lógicas 1- Compreender o comportamento das funções lógicas E, OU, NÃO, NÃO E, NÃO OU, OU exclusivo e NÃO OU exclusivo 2- Implementação da expressão lógica e tabela verdade a partir do circuito lógico 3- Implementação do circuito lógico e construção da tabela verdade a partir da expressão lógica 4- Implementação de circuitos lógicos e da expressão lógica a partir da tabela verdade 5- Aplicação do método da soma dos produtos 6- Efetuar a equivalência entre blocos lógicos III) Álgebra de boole 1- Entender e conceituar Álgebra de Boole 2- Utilizar e aplicar os postulados e teoremas 3- Aplicação das propriedades comutativa, associativa e distributiva 4- Simplificação das expressões booleanas 5- Elaboração e utilização os diagramas de Veitch-Karnaugh para 2, 3 e 4 variáveis 6- Implementação da técnica de eliminação de grupos redundantes IV) Circuitos combinacionais 1- Implementação e avaliação dos códigos BCD 8421 e ASCII 2- Utilização de codificadores e decodificadores BCD 8421/Decimal 3- Utilização de codificadores e decodificadores BCD/Display de 7 segmentos 4- Utilização dos comparadores de magnitude de 1 e 2 bits 5- Implementação e desenvolvimento de circuitos multiplex e demultiplex 6- Implementação de circuitos gerador/verificador de paridade 7- Utilização e classificação das memórias RAM, ROM, PROM, EPROM, EEPROM e FLASH. 8- Implementação de circuitos aritméticos 9- Utilização da unidade lógica e aritmética V) Circuitos sequenciais 1- Implementação e funcionamento do flip-flop RS, D, T e JK 2- Utilização e aplicação dos registradores de deslocamento 3- Implementação e aplicação de contadores assíncronos e síncronos VI) Conversores 1- Implementação de conversores digital para analógico 2- Implementação de conversores analógico para digital VII) Temporizadores 1- Implementação e aplicação dos monoestáveis 2- Implementação e aplicação dos biestáveis		

PLANEJAMENTO ESTRUTURADO PARA PERÍODO REMOTO

DIAS	CONTEÚDO MINISTRADO (TEÓRICO / PRÁTICO)
08/08/2025 Sexta (3ha)	Apresentação da disciplina e sistemas de numeração
15/08/2025 Sexta (3ha)	Aritmética binária (Soma, subtração e multiplicação)
22/08/2025 Sexta (3ha)	Portas lógicas (AND, OR e NOT, NOR, NAND e XOR) - Apresentação das Famílias de Circuitos Integrados (TTL e MOS)
29/08/2025 Sexta (3ha)	Prática: Portas lógicas OR, AND, NOT, NOR e NAND utilizando circuitos integrados
05/09/2025 Sexta (3ha)	Álgebra de Boole: Aplicação de propriedades algébricas (comutativa, associativa e distributiva)
12/09/2025 Sexta (3ha)	Revisão para a Primeira Avaliação Parcial (AV1)
19/09/2025 Sexta (3ha)	Aplicação da Primeira Avaliação Parcial (AV1)
26/09/2025 Sexta (3ha)	Devolutiva da Avaliação e projetos de circuitos lógicos combinacionais (Método de soma-de-produtos)
03/10/2025 Sexta (3ha)	Projetos de circuitos lógicos combinacionais (Método do mapa de Veitch-Karnaugh)
10/10/2025 Sexta (3ha)	Circuitos lógicos combinacionais (Codificadores e decodificadores)
17/10/2025 Sexta (3ha)	Circuitos lógicos combinacionais (Multiplexadores e demultiplexadores)
24/10/2025 Sexta (3ha)	Revisão para a Segunda Avaliação Parcial (AV2)
31/10/2025 Sexta (3ha)	Aplicação da Segunda Avaliação Parcial (AV2)
07/11/2025 Sexta (3ha)	Devolutiva da Avaliação e circuitos lógicos sequenciais (Latch RS)
14/11/2025 Sexta (3ha)	Circuitos lógicos sequenciais (Flip-flops RS, D, JK e T)
21/11/2025 Sexta (3ha)	Contadores síncronos crescentes e decrescentes
28/11/2025 Sexta (3ha)	Revisão para a Terceira Avaliação Parcial (AV3)
05/12/2025 Sexta (3ha)	Aplicação da Terceira Avaliação Parcial (AV3)

12/12/2025 Sexta (3ha)	Entrega de resultados e reposição de notas
19/12/2025 Sexta (3ha)	Aplicação de Avaliação Final (AVF)

Professor (a): Flávio Murilo de Carvalho Leal

Coordenador (a): Samuel Torres Brasil